

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

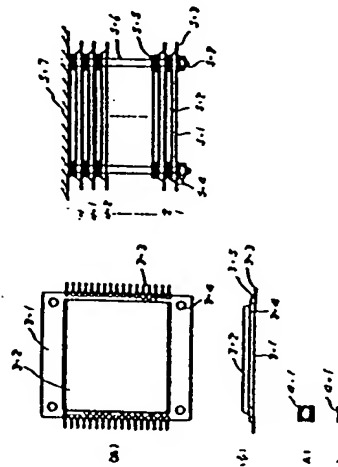
**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

JA 0096756  
JUN 1983**(54) MOUNTING METHOD OF MULTICHIP PACKAGE:**

- (11) 58-96756 (A) (43) 8.6.1983 (19) JP  
 (21) Appl. No. 56-194428 (22) 4.12.1981  
 (71) TOKYO SHIBAURA DENKI K.K. (72) YOSHITAKA FUKUOKA  
 (51) Int. Cl. H01L23/32, H01L23/02

**PURPOSE:** To perform mounting of the multichip packages having favorable efficiency by a method wherein penetrating holes of resin blocks are positioned to penetrating holes of two or more provided at the circumferential part of the respective multichip packages, and metal bars are inserted therein to be supported and to be fixed to a case body.

**CONSTITUTION:** IC's are supported to be fixed to a substrate 3-1, and are sealed airtightly by a cap 3-2. Input-output terminals 3-3 are soldered with silver solder 3-5 outwardly, and in parallel with the face of the substrate. The penetrating holes 3-4 are provided in the substrate 3-1 at the circumference of the cap 3-2. Penetrating holes 4-1 of the same diameter with the hole 3-4 of the substrate 3-1 are provided in the resin blocks of Teflon, etc., having a little elasticity, and utilizing the holes 4-1 of the blocks 5-5 thereof and the holes 3-4 of the substrate, the rigid body bars 5-6 of metal, etc., are inserted using the blocks 5-5 as the interlayer insulators, and the tips are fixed by screws to the case body 5-7. By this constitution, the multichip packages of a large number can be mounted having favorable efficiency and in high density to the case body having a space in the perpendicular direction.



昭58-824511

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭58-96756

⑫ InC Cl.  
H.O.L. 23/32  
23/02

識別記号

庁内整理番号  
6240-5F  
7738-5F

⑬ 公開 昭和58年(1983)6月8日

発明の数 1  
審査請求 未請求

(全 5 頁)

⑭ マルチチップパッケージの実装方法

⑮ 特 願 昭56-194428

⑯ 出 願 昭56(1981)12月4日

⑰ 発 明 者 福岡義孝

川崎市幸区小向東芝町1 東京芝

浦電気株式会社総合研究所内

⑱ 出 願 人 東京芝浦電気株式会社

川崎市幸区堀川町72番地

⑲ 代 理 人 弁理士 則近憲佑 外1名

発明の名称

① マルチチップパッケージの実装方法

特許請求の範囲

① 配線基板上に複数の電子的機能要素をナ  
ンタチップとして実装し、当該配線基板の周辺部に電子的  
機能要素であるチップ部品等表面に予行に配線基  
板の外向きに入出力端子を形成し、全体を気密封  
止するキャップ等の基体を搭載したマルチチ  
ップパッケージの実装方法に於て、前記第1の配線  
基板の気密封止すべく形成されたキャップ等の基  
体の外周部の少なくとも2ヶ所以上に通孔  
を設け、前記第2～第Nの配線基板の周辺部にも前記  
第1の配線基板と同一箇所に同一サイズの通孔を設け、  
前記通孔よりも大きな大きさを有し、それ等  
の通孔とは同一サイズの孔を具備してなる高  
剛性マルチチップパッケージの気密封止用の  
キャップ等の基体の前記配線基板表面からの高さ  
が多少高めの多少弾力性を有するブロックを  
用い、該ブロックを各々の配線基板間及び配線

基板と基板等の基体との間に挿入し、前記第1から第  
Nまでの配線基板のすべての通孔と、各々の配線  
基板間及び配線基板と基板等の基体との間に挿入  
した各々のブロックのすべての通孔とを互に通する  
構造を少なくとも2本以上の剛性部を、前記すべての  
通孔に挿入し、その剛性部の先端部を基板等の  
基体に固着せしめる事により、前記第1から第Nまで  
のマルチチップパッケージを支持固定せしめる事  
を特徴とするマルチチップパッケージの実装方法。

② 基板等の基体に支持固定された前記第1～第Nま  
での各々のマルチチップパッケージの配線基板の  
電子的機能要素であるチップ部品等表面と予行に  
配線基板の外向きに形成された前記各々の入出力  
端子の存在している位置と同一位置に配線を有する  
入出力端子の大きさより多少大きめの通孔を有し、  
特定の回路機能を有すべく配線を形成したフレ  
キシブル配線基板を形成し、該フレキシブル配線基  
板を前記第1～第Nのマルチチップパッケージの各々  
の入出力端子に挿入し、接合する事により、前記  
第1～第Nまでのマルチチップパッケージ相互間の電

### 3. 発明の詳細な説明

本発明は、配線基板上に複数個の電子的部品を  
スタック状態で実装し、全体を気密封止すべく  
キャップ等の蓋体を搭載したマルチスタックパケ  
ージの製造方法に関するものである。

近年、電子機器の小型、軽量化、高速化、高信頼性化の要求が著しく高まって来ており、それ等

例えばハンダ付けあるいはウエディング等により支持固定されたマナチップ等の基板1-2、及び配線基板1-1の周辺部に例えばハンダ付けあるいは銀コー付け等により形成された入出力端子1-3から構成されている。図Kにおいて1-4は電子的機能要素であるICチップを、1-5は同じくコンデンサーチップを示しており、また1-6は、それ等のICチップ1-5と配線基板1-1との電気的接続を形成する例えばAu線等のワイヤーを示している。この様なマルチチップパッケージを複数個使用して1つのシステムを形成するわけであるが、この様な場合、従来第2図(ハ)は平面図、(四)は側面図)に示す如く所謂プリント配線基板2-4上に第1図に示すマルチチップパッケージの入出力端子1-3を折り曲げ成形し、その入出力端子2-3を前記プリント配線基板2-4のスキームホール内に挿入し、例えばハンダ付け2-5等で支持固定する事によりマルチチップパッケージを複数個プリント配線基板上に実装し、各々のマルチチップパッケージの電気的接続を形

この様なマルチチップパッケージの外観構造は、アモの基体コーティングして、第1図に示す如く高密度配線基板1-1に形成された凹部（凹部及び全体を気密封止し得べく配線基板1-1上1ヶ所）の凹部を

成する事により1つのシステムを形成していた。マルチチップパ  
ッケージに於て、2-1はマルチチップパッケージの配線基板、5-2  
配線基板、2-2は気密封止用のキャップ等の基板、5-3の電  
体をそれぞれ示している。しかしながらこの図は、マルチチップ等の基板、  
方法では、形成すべき1つのシステムを組込み、その人出力端子を、  
成体等の基板の平面的な面積が前記マルチチップの剛性体の先端を、  
パッケージ（第1図）を複数個搭載できる図としたそのホルダーを、  
な面積を有する場合は問題はないが、前記配線から第Nまでのマ  
の基板の平面的な面積がマルチチップパッケージ5-3の電気的  
（第1図）の平面的な面積とは異なる面積に金属ワイヤー等  
存在しない場合には、その成体等の基板内にシールド付けする事に  
個のマルチチップパッケージを収容する事は可能で配線基板（  
）にあらかじめ  
なはだ困難であり成すべくもなかった。

本発明はこの様な事情を考慮して成され、所定の各入出力端子、当該可動配線（配線基板）をマウンティングに挿入し、支持固定し、電気的接続性良く各々、

であり、その目的とする所は、平面的な面を有する基板等の基体に効率的に多くのマウンティングパッケージを実装する方法を提供する事にある。本発明は前記基板等の基体の平面的な面を有する平面と面直交方向には、前記マウン

—222—

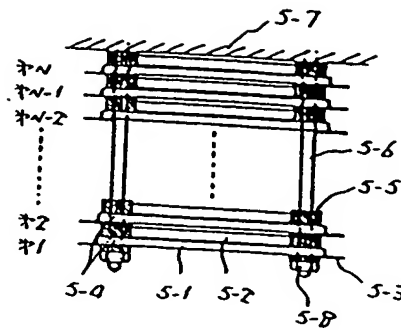
161







第 5 圖



第 6 圖

